

大容量 DRAM ファミリー 特性比較

High-Density DRAM Family Characteristic Comparison

		512Mb SDRAM	256Mb FCRAM [®]	256/288Mb RDRAM [®]
Process		0.13 μ m	0.175 μ m	0.175 μ m
構成	×4	8K Row × 4K Col × 4Bank × 4bits	N/A	N/A
	×8	8K Row × 2K Col × 4Bank × 8bits	4K Row × 2K Col × 4Bank × 8bits	N/A
	×16/×18	8K Row × 1K Col × 4Bank × 16bits	4K Row × 1K Col × 4Bank × 16bits	512 Row × 1K Col × 32Bank ^{*1} × 16/18bits
ページサイズ	×4	2KB	N/A	N/A
	×8	1KB	1KB	N/A
	×16/×18	512B	512B	2KB
動作周波数		133MHz @CL/tRCD/tRP=2/2/2 CLK cycles	154/145/133MHz	1066SC*/800/711/600MHz *: Short channel
消費電力	Active	468mW @CLK=143MHz	459mW @CLK=154MHz	1512/1670mW (×16/×18) @CLK=800MHz
	Standby	21.6mW @ Self-Refresh mode	8.1mW @ Self-Refresh mode	10mW @ NAP mode
インタフェース		LVTTL	SSTL2 (Half Strength)	RSL (Rambus [™] Signal Level)
電源電圧		3.3V±0.3V	2.5 ± 0.2V	2.5V± 5%
パッケージ		54 pin TSOP II 400 × 875 mil, 0.8mm Pin pitch	66 pin TSOP II 400 × 875 mil, 0.65mm Pin pitch	92pin CSP 0.8 × 0.8mm Ball pitch
Refresh		8K cycles/32msec	4K cycles/64msec	16K cycles/32msec (Multi bank)
その他の機能		<ul style="list-style-type: none"> ▪ Write/CAS Latency=0 ▪ Read/CAS Latency=2,3 ▪ Burst Length=1,2,4,8,Full ▪ DQM Latency=2/3 (Read /Write) ▪ Burst Read and Single Write (Optional) 	<ul style="list-style-type: none"> ▪ Write/CAS Latency=CL-1 ▪ Read/CAS Latency=2,3 ▪ Burst Length=2,4Full ▪ Double Data Rate ▪ Bi-directional Data 	
量産状況		開発中 ('01/12 CS出荷予定)	量産中	量産中

※1: 2 × 16d 非独立バンク

※FCRAMは富士通株式会社の登録商標です。 ※Rambusおよび RDRAMは米国Rambus社の登録商標です。